

왜울개선과 동기제어를 위한 이산제어에 의한 UPS의 제어에 관한 알고리즘의 구현에 관한 연구

전산정보치리과 조 교수 박해암
조선대학교 대학원 전산통계학과 조정래

I. 서 론

최근 우리나라가 산업, 경제의 놀라운 발전과 생활 수준의 향상에서 전력의 수요는 현저히 증가하고 공급되는 전원의 질이 고급화 되고 있으며 또한 신뢰도가 높은 전원설비에 대한 요구의 정도가 높아지고 있다.

상용전원의 정전사고에도 용도에 따라서는 파급되는 효과가 사회적으로도 심각한 영향이나 피해를 주게 된다. 따라서 상용전원이 정지해도 기능을 정지할 수 없는 설비, 온 라인 컴퓨터, 통신 시스템, 자동화 기기등 전원 교란이나 순시정전도 허용되지 않는 중요 부하에 대해서는 적절한 장비의 도입이 필수적이며, 정전 및 전원 교란으로부터 중요한 설비를 보호하며 전압변동, 순시정전, 낮은 왜울, 고조파 성분 제거 등의 특성을 갖는 양질의 전원을 공급해 주는 무정전 전원장치 (Uninterruptible Power Supply)는 필수적인 장비로 자리 잡아가고 있다. 이미 미국, 일본 등 선진기술국에서는 UPS에 자기진단기능, 전원의 상태표시 기능, 원격조정 및 상태 감시기능 등을 탑재하여 무인화 운전이 가능하도록 UPS가 제작되고 있으며^{1,2)} 동작시 소음을 줄이기 위해 스위칭 주파수를 가청주파수 이상으로 고속스위칭하며 제어회로 역시 제어효율성 향상 및 제어회로의 단순화를 위해 micro-processor를 도입한 제어방식이^{2,3)} 실용화되고 있다. 더불어 무인화 운전으로 지향하는 추세이며 컴퓨터와의 인터페이스로 전원의 상태를 모니터로 쉽게 판독할 수 있는 방향으로 진행되고 있는 등 디지털화되는 것이 현재의 세계적인 추세이다. 국내에서는 75년부터 UPS, VVVF등 정지형 전력변환기기 관련제품 개발이 가속화 하기 시작하여 국제경쟁력

확보에 매진하고있다.

현재 국내에서 생산되고 있는 UPS의 출력파형의 왜율은 특히 유도부하일 경우, 왜곡이 매우 심하여 이에 대한 개선책이 요구되고 있다. 현재 운용되고 있는 UPS의 출력파형은 구형파로부터 수동 filter에 의해 정현파에 근사한 출력을 얻고 있거나, analog 신호와 회로에 의해 구성된 정현파를 발생시켜 이로부터 PWM 신호에 의한 정현파 출력을 얻고 있으므로 임의의 한개의 carrier주기 내에서 고조파가 발생하거나 이상작동이 되었을 경우는 아무런 대책이 없는 실정이다.

따라서 본 연구에서는 이러한 문제점을 해결하기 위해 왜율과 동기를 완전히 이산치로 변환하여 ROM에 기록하고 PWM 신호발생과 동기제어를 위한 analog 회로를 충분히 제거하고 이를 이산치제어에 의해서만 동작하는 제어 알고리즘 구현에 주안점을 두었다.

II. 펄스폭 변조와 이산화의 원리

2-1. 펄스폭 변조의 원리

변조파를 식1과 같이 인가할 경우

$$e_m = E_m \sin(\omega_m t + \theta) \dots\dots\dots(1)$$

펄스폭 변조 제어회로의 출력전압 파형은 그림1과 같다.

그림1(a)와 같이 출력전압 파형의 기본성분에 해당되는 변조파(정현파)와 반송파(삼각파)를 비교하여 펄스폭 변조된 출력전압 파형을 얻는다.

변조파의 진폭이 반송파의 진폭보다 클때 그림1(b)의 E_{co} 와 같은 전압파형을 얻을 수 있고 이 파형은 변조파의 성분을 포함하고 있으며 ^{4,5,6)} 변조파와 반송파의 주파수에 비해 따라서 여러 형태로 나타난다.^{6,7,8)}

그림1에서 출력전압(E_{co})은 반송주파수(ω_m)와 변조주파수(ω_c)의 함수로 결정되므로 $E_{co}(\omega_m, \omega_c)$ 로 표시된다.

반송파와 변조파의 주파수비로 변조된 출력펄스의 수가 결정되며 변조파의 진폭을 A_m , 반송파의 진폭을 A_c 라 할때 Modulation index M 과 주파수비 N 은

$$M = A_m/A_c \dots\dots\dots(2)$$

$$N = \omega_c/\omega_m \dots\dots\dots(3)$$

으로 되며 주기당 출력전압 펄스의 수는 주파수비 N 으로 정의되며 일반적으로 N 은 정수(integer)이다.

펄스폭을 제어하는 것으로는 고정된 반송파 진폭 A_c 에 대해 변조파의 진폭 A_m

을 비교하여, 즉 modulation index M 을 제어함으로써 펄스폭 변조 출력전압 파형을 얻을 수 있다.

Modulation index M 이 $A_m/A_c < 1$ 의 범위에서 PWM 출력전압 파형을 Fourier 급수로 전개하면 $n < N$ (n ; 고조파 차수, N ; 주파수비)의 모든 차수의 고조파가 제거되고 주파수비 N 을 증가시킴으로써 PWM출력전압 파형에 포함된 저차수의 고조파 성분을 감소시킬 수 있다.

PWM파형의 N 이 증가할수록 고조파 성분은 감소하지만 Switching 소자의 on/off 시간과 응답속도등에 의해 영향을 받고 modulation index M 이 증가할수록 출력전압은 비선형적으로 된다.

그림1에서 출력전압 E_{co} 를 Fourier급수 전개에 의해 해석하면

$$f(x-y) = \sum_{m=-\infty}^{\infty} \sum_{n=-\infty}^{\infty} K_{mn} e^{j(mx+ny)} \dots\dots\dots(4)$$

Fourier계수 K_{mn} 은

$$K_{mn} = E/(2\pi)^2 \int_0^{2\pi} \int_0^{2\pi} e^{-j(mx+ny)} dx dy \dots\dots\dots(5)$$

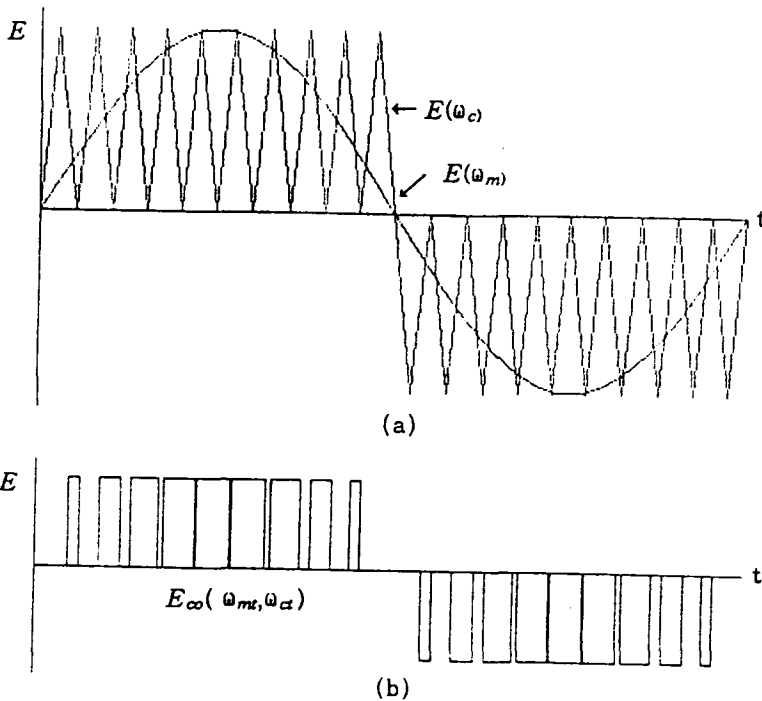


그림 1. 정현파에서의 펄스폭 변조 출력 파형
 Modulation Index = 10

그림2에서 펄스의 도통각 $\theta_1, \theta_2, \theta_3, \theta_4, \dots$ 는 주기 π / π_M 를 이용하면

$$\theta_1 = -\pi/2(M \sin y+1) \dots\dots\dots(6)$$

$$\theta_2 = \pi/2(M \sin y-1) \dots\dots\dots(7)$$

$$\theta_3 = -\pi/2(M \sin y-1) \dots\dots\dots(8)$$

$$\theta_4 = \pi/2(M \sin y+1) \dots\dots\dots(9)$$

(윗 식에서 $y = \omega_\alpha t + \theta$, $M = E_c/E_m$)과 같이 된다.

따라서 출력전압 E_{co} 는 식4에 의해서

$$E_{co}(\omega_{mt}, \omega_\alpha) = \sum_{m=-\infty}^{\infty} \sum_{n=-\infty}^{\infty} k_{mn} e^{m(\omega mt) + n(\omega mt + \theta)} \dots\dots\dots(10)$$

로 되고 K_{mn} 은 식5를 이용하면

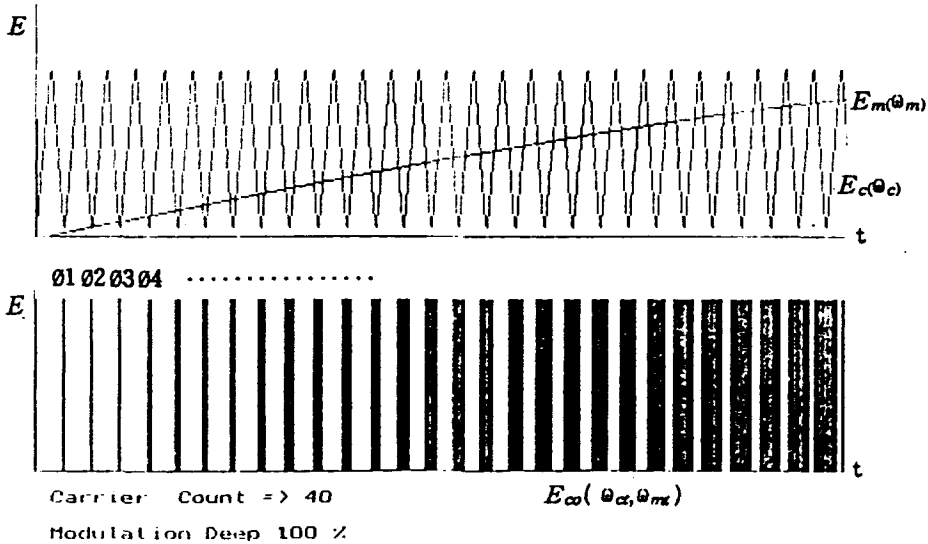


그림 2. PWM 신호의 도통각

$$K_{mn} = E/(2\pi)^2 [\int_0^2 \int_{\theta_1}^{\theta_4} e^{-j(mx+ny)} dx dy] - [\int_0^2 \int_{\theta_2}^{\theta_3} e^{-j(mx+ny)} dx dy] \dots\dots(11)$$

(식10, 11에서 $x = \omega mt$, $m=0, \pm 1, \pm 2, \dots$ $n=0, \pm 1, \pm 2, \dots$)

식11에서 E_{co} 의 기본파 성분은 $m=0, n=1$ 일때 K_{01} 은

$$K_{01} = j \frac{M}{2} E \dots\dots\dots(12)$$

이 되고 식12를 식10에 대입하여 E_{co} 의 기본파 성분을 구하면

$$[E_{co}(\omega_m, \omega_c)]_{01} = (E/E_m) e_m \dots\dots\dots(13)$$

가 얻어진다.

식10에서 출력전압 $E_{co}(\omega_{mt}, \omega_{ct})$ 는 고조파 성분을 제거하여 재정리하면 식14와 같이 얻는다.⁹⁾

$$E_{co}(\omega_{mt}, \omega_{ct}) = (E_m/E_c) e_m + 2 \sum_{l_1=1}^{\infty} \sum_{l_2=0}^{\infty} \frac{(-1)^{l_1} E_j |2l_{2+1}| (\pi M l_1)}{\pi l_1} \times \sin \{ 2l_1 \omega_{ct} + (2l_{2+1})(\omega_{ct} + \theta) \} \dots\dots\dots(14)$$

2-2 이산화의 이론적 배경

그림3은 디지털 제어시스템의 구성도로서 연속제어에 적용할 수 있도록 하기 위해 제어된 프로세서의 출력 $c(t)$ 가 감지되고 아날로그 오차신호 $e(t)$ 가 얻어진다. 오차신호도 원하는 아날로그 기준함수 $r(t)$ 와 출력의 편차를 얻을 수 있다. 그림4는 sampling 과정을 나타낸 것으로 연속신호 $e(t)$ 는 샘플러를 통과하면

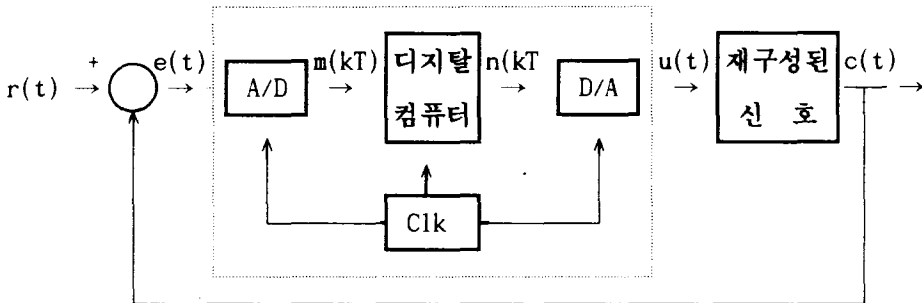


그림 3 디지털 제어시스템

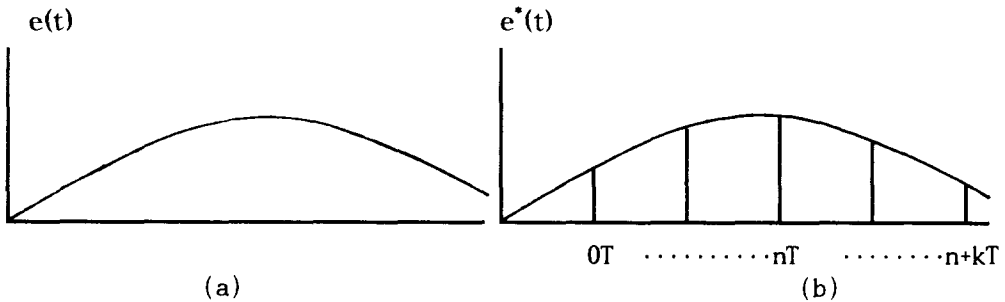


그림 4. 샘플링 과정

이산신호 $e^*(t)$ 를 얻는다.

$t=kT$ 에 대해 신호 $e^*(t)$ 값이 $e(kT)$ 가 되고 단위 임펄스 함수로 했을 경우

의 신호는

$$e^*(t) = \sum_{k=0}^{\infty} e(kT)\delta(t-kT) \dots\dots\dots(15)$$

과 같이 표현되고 sampling 출력 e^* 의 Laplace 변환은 $E^*(s)$ 로 정의되며

$$E^*(s) = \sum_{k=0}^{\infty} e(kT)e^{ks} \dots\dots\dots(16)$$

그림5는 이산치 데이터를 아날로그 신호로의 복원과정을 나타낸 것으로서 이산

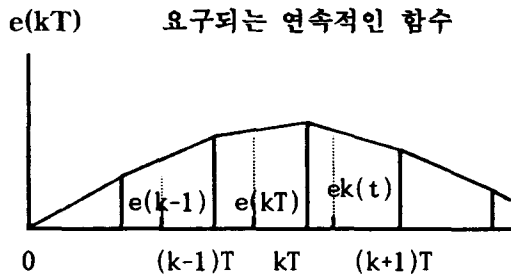


그림 5. 이산치 신호의 재구성

신호를 아날로그 형태로 적분하는 것을 의미하며 펄스값을 $kT \leq t < (k+1)T$ 규정된 시간동안 유지하는 홀드장치는 시간간격 안의 신호를 표시하고 있는 연속시간 신호 $e_k(t)$ 를 공급하는데 있다. Taylor의 전개식을 이용하면 식17과 같이 나타낼 수 있다.

$$e_k(t) = e(kT) + \frac{\partial e}{\partial t} \Big|_{t=kT}(t-kT) + \dots\dots\dots(17)$$

III. 제어 알고리즘

3-1. 진폭 제어

본 연구에서는 PWM에서의 기준전압의 진폭을 25단계로 구분하여 반송파와 기준전압진폭을 변조하고 π 구간을 100개로 등분하여 등분된 1구간당 1개의 carrier를 할당하고 1 carrier당 160개로 세분화하는 한편 기준전압과 반송파의 진폭을 절대값 1로 고정하고 기준전압 진폭 변화폭을 0.75~0.99 사이로 정하면 이 값은 modulation index값과 같은 의미로 사용할 수 있다.

Modulation index의 중심값 0.87을 출력전압 115V로 할당하고 이 값이 0.01에 출력전압을 1V로 정의하면 출력전압 변동폭은 최저 104V에서 최대 127V까지 변화시킬 수 있다.

UPS 출력 전압 반주기 동안에 반송파의 갯수를 100개로하고 1 carrier를 다시 160개로 등분하므로 1 주기동안의 세분된 시간과 갯수는 각각

1/(60*200*160)과 32000으로 정의 할 수 있으며 세분된 구간을 각각 T0~T31999로 할당하여 T0부터 T31999까지 1/60 sec 동안에 scanning하도록 하면 60HZ의 출력 주파수를 얻을 수 있으며, scanning시간을 증감하면 출력 주파수를 변화 시킬 수 있다. 즉 modulation index 0.75을 D0으로 0.87을 D12, 0.99를 D24로하고 T0에서 T31999까지 이산화된 PWM data를 표1에 정리하였다.

이 표에 의하면 임의의 한 구간에서 modulation index의 값이 증가할수록 1의 구간이 확산되고 감소할수록 0의 구간이 확장됨을 알 수 있다. 또 π 구간에서 1 carrier당 1의 구간을 적분한 값을 표2에 정리하여 보면 modulation index값에 따라 적분값이 증감됨을 알 수 있다. 즉 T0~T31999까지를 1/60 sec동안 scanning하고 D12를 기준값으로 설정하여 출력전압의 편차에 따라 D0~D24까지의 data 중 하나를 선택하여 이 값으로 power transistor를 구동하도록하여 안정된 출력전압을 얻을 수 있다.

이를 block별로 구성하면 그림3과 같이 구성할 수 있으며 A/D converter에 의해 UPS의 출력 전압을 검지하여 기준전압과의 편차를 검출하고 계산하여 ROM으로부터 출력되어지는 D0~D22 사이의 data를 선택하여 transistor driver를 구동하고 이 driver는 power transistor를 구동하도록하여 안정된 출력 전압을 얻을 수 있다.

3-2. 동기운전

한편 상용전원과 UPS 출력전원과의 동기가 이루어지도록 하려면 ROM의 T0~T31999, 즉 A0~A14 scanning시간을 조절할 수 있어야 하며 이는 CTC0의 timer mode의 setting time을 가변함으로서 가능하므로 CTC1과 CTC2에 의해 상용전원과 UPS출력의 zero crossing time을 검출하여 이 두가지의 zero crossing time의 편차를 측정하여 CTC0의 다음 setting값을 보정함으로서 T0~T31999까지의 scanning 주기를 변화함으로서 두 전원간의 동기와 안정된 주파수제어가 가능하다.

즉 그림 6에서 (A)의 상용전원과 UPS의 출력 (B)의 상태에서 상과 시간합수를 검출하면 (a)와(b)를 얻을 수 있으며 이 검출된 두가지의 data로 부터 exclusive OR 연산을 수행하면 (c)를 추출할 수 있으며 이 신호는 두가지의 전원이 동기되어야 할 오차시간 뿐만 아니라 상(phase)의 편차에 관한 정보도 포함하고 있으므로 상용전원에 UPS의 출력이 추종하여야 할 새로운 시간을 계산할 수 있다.

그러나, 이 시간은 상용전원의 상태가 양질이 아닌 다량의 고조파와 왜율을 포함하고 있으므로 선형적 제어 만으로 제어 한다면 오히려 출력 주파수가 난조를 보일 가능성이 크므로 상용전원에 관한 data base를 구축하고 이 자료로 부터 앞전의 상태를 참고하여 다음의 제어 값을 결정해야만 하는 문제를 안고 있으므로 본 연구에서는 상용전원이 양질임을 가정하고 수행 하였으며 추후 실제 적용과 구현에 있어서는 경험적 방법을 도입하여야 할 것으로 사료된다.

Carr. No 00		Carr. No 08		Carr. No 16		Carr. No 25		Carr. No 33		Carr. No 50	
Scan	PWM DATA	Scan	PWM DATA	Scan	PWM DATA	Scan	PWM DATA	Scan	PWM DATA	Scan	PWM DATA
34	0000000	1291	1FFFFFF	2586	1FFFFFF	4041	1FFFFFF	5331	1FFFFFF	8060	1FFFFFF
35	0000000	1292	1FFFFFF	2587	1FFFFFF	4042	1FFFFFF	5332	1FFFFFF	8061	1FFFFFFE
36	0000000	1293	1FFFFFF	2588	1FFFFFF	4043	1FFFFFF	5333	1FFFFFFE	8062	1FFFFFFC
37	0000000	1294	1FFFFFF	2589	1FFFFFF	4044	1FFFFFFE	5334	1FFFFFFC	8063	1FFFFFF8
38	0000000	1295	1FFFFFF	2590	1FFFFFF	4045	1FFFFFF8	5335	1FFFFFF8	8064	1FFFFFF0
39	0000000	1296	1FFFFFF	2591	1FFFFFF8	4046	1FFFFFF0	5336	1FFFFFFE0	8065	1FFFFFFC0
40	0000000	1297	1FFFFFFE0	2592	1FFFFFFE0	4047	1FFFFFFC0	5337	1FFFFFFC0	8066	1FFFFFF80
41	0000000	1298	1FFFC00	2593	1FFFF00	4048	1FFFF00	5338	1FFFF00	8067	1FFFF00
42	0000000	1299	1FF8000	2594	1FFFC00	4049	1FFFC00	5339	1FFFE00	8068	1FFFE00
43	0000000	1300	1F00000	2595	1FFE000	4050	1FFF800	5340	1FFF800	8069	1FFF800
74	0000000	1301	0000000	2596	1FF8000	4051	1FFE000	5341	1FFF000	8070	1FFF000
75	0000000	1302	0000000	2597	1FC0000	4052	1FF8000	5342	1FFE000	8071	1FFE000
76	0000000	1303	0000000	2598	1F00000	4053	1FF0000	5343	1FF8000	8072	1FFC000
77	0000000	1304	0000000	2599	1800000	4054	1FC0000	5344	1FF0000	8073	1FF0000
78	0000000	1305	0000000	2600	0000000	4055	1F00000	5345	1FC0000	8074	1FE0000
79	0000000	1306	0000000	2601	0000000	4056	1C00000	5346	1F80000	8075	1FC0000
80	0000000	1307	0000000	2602	0000000	4057	1800000	5347	1E00000	8076	1F80000
81	0000000	1308	0000000	2603	0000000	4058	0000000	5348	1C00000	8077	1E00000
82	0000000	1309	0000000	2604	0000000	4059	0000000	5349	1800000	8078	1C00000
83	0000000	1310	0000000	2605	0000000	4060	0000000	5350	0000000	8079	1800000
84	0000000	1311	0000000	2606	0000000	4061	0000000	5351	0000000	8080	1000000
85	0000000	1312	0000000	2607	0000000	4062	0000000	5352	0000000	8081	0000000
86	0000000	1408	0000000	2674	0000000	4098	0000000	5368	0000000	8082	1000000
87	0000000	1409	0000000	2675	0000000	4099	0000000	5369	0000000	8083	1800000
88	0000000	1410	0000000	2676	0000000	4100	0000000	5370	0000000	8084	1C00000
89	0000000	1411	0000000	2677	0000000	4101	0000000	5371	0000000	8085	1E00000
90	0000000	1412	0000000	2678	0000000	4102	0000000	5372	0000000	8086	1F80000
91	0000000	1413	0000000	2679	0000000	4103	0000000	5373	1800000	8087	1FC0000
92	0000000	1414	0000000	2680	0000000	4104	1000000	5374	1C00000	8088	1FE0000
93	0000000	1415	0000000	2681	0000000	4105	1800000	5375	1F00000	8089	1FF0000
94	0000000	1416	0000000	2682	1800000	4106	1E00000	5376	1F80000	8090	1FFC000
118	0000000	1417	0000000	2683	1F00000	4107	1F80000	5377	1FE0000	8091	1FFE000
119	0000000	1418	0000000	2684	1FE0000	4108	1FE0000	5378	1FF0000	8092	1FFF000
120	0000000	1419	0000000	2685	1FF8000	4109	1FF0000	5379	1FF8000	8093	1FFF800
121	0000000	1420	1E00000	2686	1FFF000	4110	1FFC000	5380	1FFE000	8094	1FFFE00
152	0000000	1421	1FF0000	2687	1FFFC00	4111	1FFF000	5381	1FFF000	8095	1FFFF00
153	0000000	1422	1FFF000	2688	1FFFF80	4112	1FFFC00	5382	1FFFC00	8096	1FFFF80
154	0000000	1423	1FFFF80	2689	1FFFFE0	4113	1FFFE00	5383	1FFFE00	8097	1FFFFC0
155	0000000	1424	1FFFFF8	2690	1FFFFFC	4114	1FFF80	5384	1FFF80	8098	1FFFFF0
156	0000000	1425	1FFFFF0	2691	1FFFFF0	4115	1FFFFE0	5385	1FFFFE0	8099	1FFFFF8
158	0000000	1426	1FFFFF0	2692	1FFFFF0	4116	1FFFFF8	5386	1FFFFF0	8100	1FFFFFC
159	1FFFFC0	1427	1FFFFFF	2693	1FFFFFF	4117	1FFFFFC	5387	1FFFFF8	8101	1FFFFFE
160	1FFFFFF	1428	1FFFFFF	2694	1FFFFFF	4118	1FFFFFF	5388	1FFFFFC	8102	1FFFFFF

표 1. PWM Data table

제출개선과 동기제어를 위한
이산제어에 의한 UPS의 제어에 관한 알고리즘의 구현에 관한 연구 9

Car	Modulation Index M																										
	No	.75	.76	.77	.78	.79	.80	.81	.82	.83	.84	.85	.86	.87	.88	.89	.90	.91	.92	.93	.94	.95	.96	.97	.98	.99	
1	2	2	2	2	2	2	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	
3	9	9	9	9	10	10	11	11	11	11	11	11	11	11	11	11	11	11	11	11	11	12	12	12	12	13	
5	17	17	17	17	18	18	19	19	19	19	19	19	19	19	19	19	19	19	19	19	20	21	21	21	21	22	23
7	24	25	25	25	25	26	27	27	27	27	28	28	28	28	29	29	29	29	29	29	31	31	31	31	31	31	33
9	32	32	32	33	33	34	34	35	35	35	36	36	37	37	37	38	39	39	39	39	40	41	41	41	41	41	41
11	39	40	40	40	41	42	42	42	43	44	44	45	45	46	46	47	47	48	48	49	49	50	50	51	51	51	
13	46	46	47	48	48	49	50	50	51	52	52	53	54	54	55	56	56	57	58	58	59	59	59	60	61	61	
15	52	54	54	55	56	56	57	58	58	59	60	60	62	62	64	64	64	66	66	67	68	68	68	69	70	70	
17	60	60	61	62	62	64	64	65	66	66	68	68	69	70	70	72	73	74	74	76	76	76	76	78	78	78	
19	66	66	68	68	70	70	72	72	72	74	74	76	76	78	78	80	80	80	82	82	84	84	86	86	87	87	
21	72	73	74	75	76	77	78	78	80	80	82	82	84	84	86	86	88	88	90	90	92	92	93	94	95	95	
23	78	79	80	81	82	83	84	85	86	88	88	90	90	92	92	94	94	96	96	98	99	100	101	102	103	103	
25	84	84	86	87	88	89	90	91	92	94	95	96	97	98	99	100	101	102	104	105	106	107	108	109	110	110	
27	89	90	91	92	94	95	96	97	98	99	101	102	103	104	105	106	106	109	110	111	112	114	115	116	117	117	
29	94	95	96	97	99	100	101	102	104	105	106	107	109	110	111	112	114	115	116	117	119	120	121	123	123	123	
31	98	99	101	102	103	105	106	107	109	110	111	113	114	115	117	118	119	121	122	123	125	125	127	129	129	129	
33	102	104	105	107	108	109	111	112	113	115	116	117	119	120	121	123	125	126	127	128	129	131	133	133	135	135	
35	106	107	109	111	111	113	115	116	117	119	120	121	123	125	126	127	129	130	131	133	135	135	137	139	140	140	
37	109	111	113	113	115	117	118	119	121	123	124	125	127	129	129	131	133	135	135	137	139	140	141	143	145	145	
39	113	113	115	117	119	119	121	123	125	125	127	129	131	131	133	135	137	137	139	141	143	143	145	147	149	149	
41	115	117	117	119	121	123	124	125	127	129	130	131	133	135	137	137	139	141	143	143	145	147	149	151	153	155	
43	117	119	119	121	123	125	126	127	129	131	133	133	135	137	139	140	141	143	145	147	147	149	151	153	155	155	
45	119	119	121	123	125	127	127	129	131	133	134	135	137	139	141	141	143	145	147	149	149	151	153	155	157	157	
47	119	121	123	124	125	127	129	131	132	133	135	137	139	139	141	143	145	147	147	149	151	153	155	155	157	157	
49	119	121	123	125	127	127	129	131	133	135	135	137	139	141	143	143	145	147	149	151	151	153	155	157	159	159	
50	119	121	123	125	127	127	129	131	133	135	135	137	139	141	143	143	145	147	149	151	151	153	155	157	159	159	
52	119	121	123	125	127	127	129	131	133	135	135	137	139	141	143	143	145	147	149	151	151	153	155	157	159	159	
54	119	121	123	124	125	127	129	131	132	133	135	137	139	139	141	143	145	147	147	149	151	153	155	155	157	157	
56	119	119	121	123	125	127	127	129	131	133	134	135	137	139	141	141	143	145	147	149	149	151	153	155	157	157	
58	117	119	119	121	123	125	126	127	129	131	133	133	135	137	139	140	141	143	145	147	147	149	151	153	155	155	
60	115	117	117	119	121	123	124	125	127	129	130	131	133	135	137	137	139	141	143	143	145	147	149	149	151	151	
62	113	113	115	117	119	119	121	123	125	125	127	129	131	131	133	135	137	137	139	141	143	143	145	147	149	149	
64	109	111	113	113	115	117	118	119	121	123	124	125	127	129	129	131	133	135	137	139	140	141	143	145	147	145	
66	106	107	109	111	111	113	115	116	117	119	120	121	123	125	126	127	129	130	131	133	135	135	137	139	140	140	
68	102	104	105	107	108	109	111	112	113	115	116	117	119	120	121	123	124	125	127	128	129	131	133	133	135	135	
70	98	99	101	102	103	105	106	107	109	110	111	113	114	115	117	118	119	121	122	123	125	125	127	129	129		
72	94	95	96	97	99	100	101	102	104	105	106	107	109	110	111	112	114	115	116	117	119	120	121	123	123		
74	89	90	91	92	94	95	96	97	98	99	101	102	103	104	105	106	108	109	110	111	112	114	115	116	117	117	
76	84	84	86	87	88	89	90	91	92	94	95	96	97	98	99	100	101	102	104	105	106	107	108	109	110	110	
78	78	79	80	81	82	83	84	85	86	88	88	90	90	92	92	94	94	96	96	98	99	100	101	102	103	103	
80	72	73	74	75	76	77	78	78	80	80	82	82	84	84	86	86	88	88	90	90	92	92	93	94	95	95	
82	66	66	68	68	70	70	72	72	74	74	76	76	78	78	80	80	80	82	82	84	84	86	86	87	87	87	
84	60	60	61	62	62	64	64	65	66	66	68	68	69	70	70	72	72	73	74	76	76	76	76	78	78	78	
86	52	54	54	55	56	56	57	58	58	59	60	60	62	62	62	64	64	66	66	67	68	68	69	70	70	70	
88	46	46	47	48	48	49	50	50	51	52	52	53	54	54	55	56	56	57	58	58	59	59	60	61	61	61	
90	39	40	40	40	41	42	42	42	43	44	44	45	45	46	46	47	47	48	48	49	49	50	50	51	51	51	
92	32	32	32	33	33	34	34	35	35	35	36	36	37	37	37	38	39	39	39	39	40	41	41	41	41	41	
94	24	25	25	25	25	26	26	27	27	27	27	28	28	29	29	29	29	29	29	31	31	31	31	31	31	33	
96	17	17	17	17	18	18	19	19	19	19	19	19	19	19	20	21	21	21	21	21	21	21	21	22	23	23	
98	9	9	9	9	10	10	11	11	11	11	11	11	11	11	11	11	11	11	11	11	11	12	12	12	13	13	
100	2	2	2	2	2	2	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	

표 2. integrated PWM Data

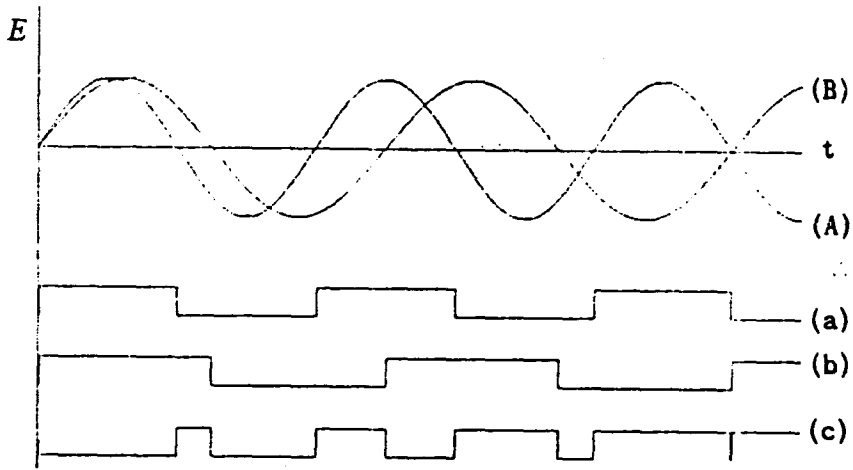


그림 6. 상동기 제어

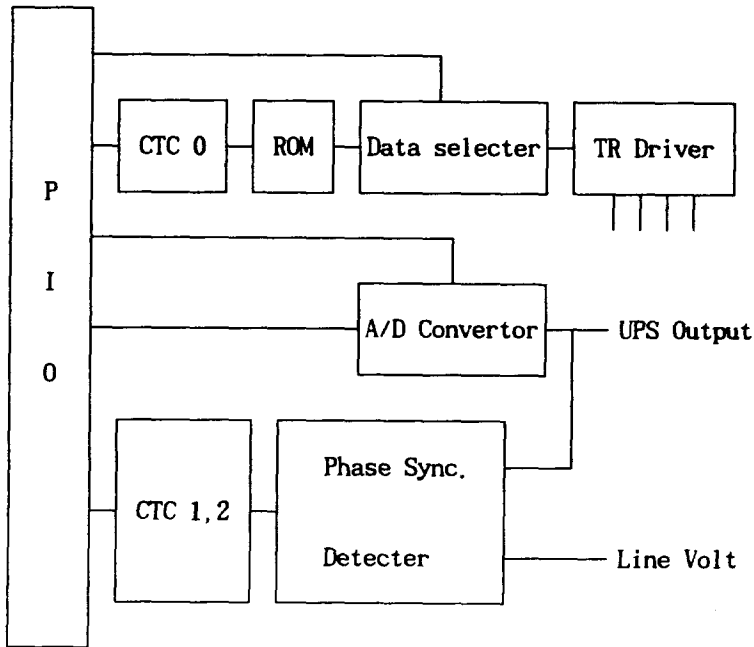


그림 7. 제안된 제어 알고리즘의 H/W block diagram

이를 flow chart에 의하여 표현하면 그림8과 같다.

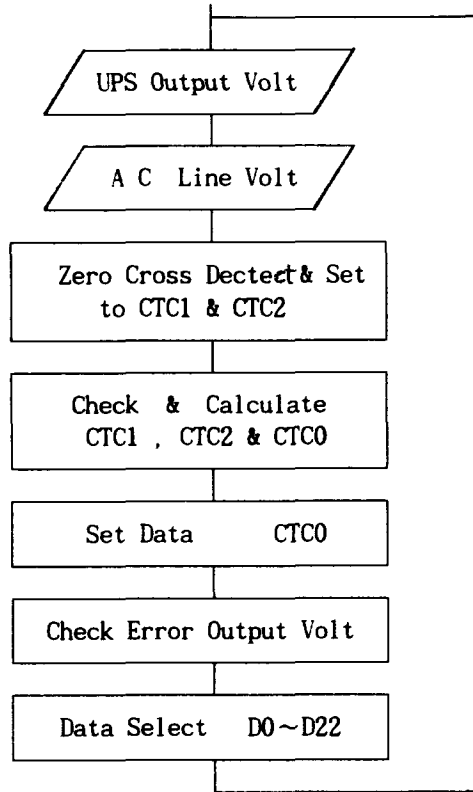


그림 8. Flow Chart

IV. 제안된 알고리즘의 System구성과 Simulation

본 연구에서의 system을 그림9와 같이 구성하여 processor로는 80386 40MHz를 채용한 IBM PC 호환 기종을 이용하여 출력전압의 변동에 대한 응답과 상용전원과의 phase sync.에 주안점을 두어 수행하였으며 출력 전압 115V를 기준으로 127V부터 104V까지의 swing하는 결과를 data file에 overlap하여 이를 graph로 변환하여 그림10에 나타내었다. 이는 feed-back이 없는 상태로 출력되는 모든 전압 구간에서 충실하게 작동되는 것을 확인할 수 있었으며 그림11은 제안된 알고리즘에 의해 제어되어 기준전압 115V를 중심으로 안정되게 작동됨을 알 수 있었으며 그림 12는 위상차의 시간을 검출하여 동기운전되어지는 과정을 나타낸 것으로 상용 전원에 대하여 UPS의 출력 전압이 빠른 시간내에 추종하여 동기운전이 이루어짐을 확인할 수 있었다.

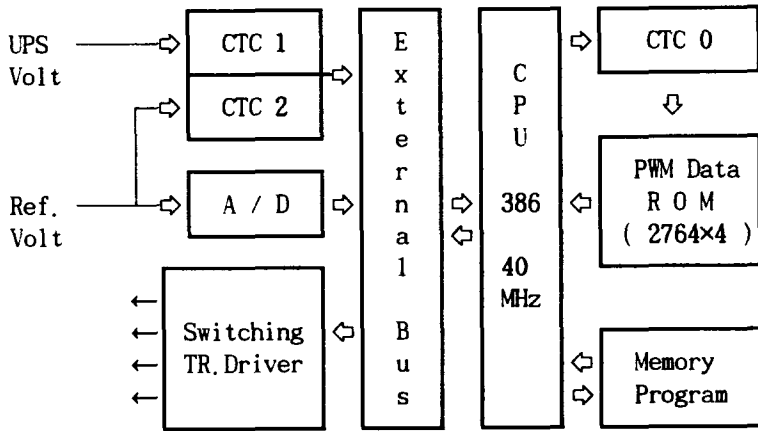


그림 9. 시스템 블럭도

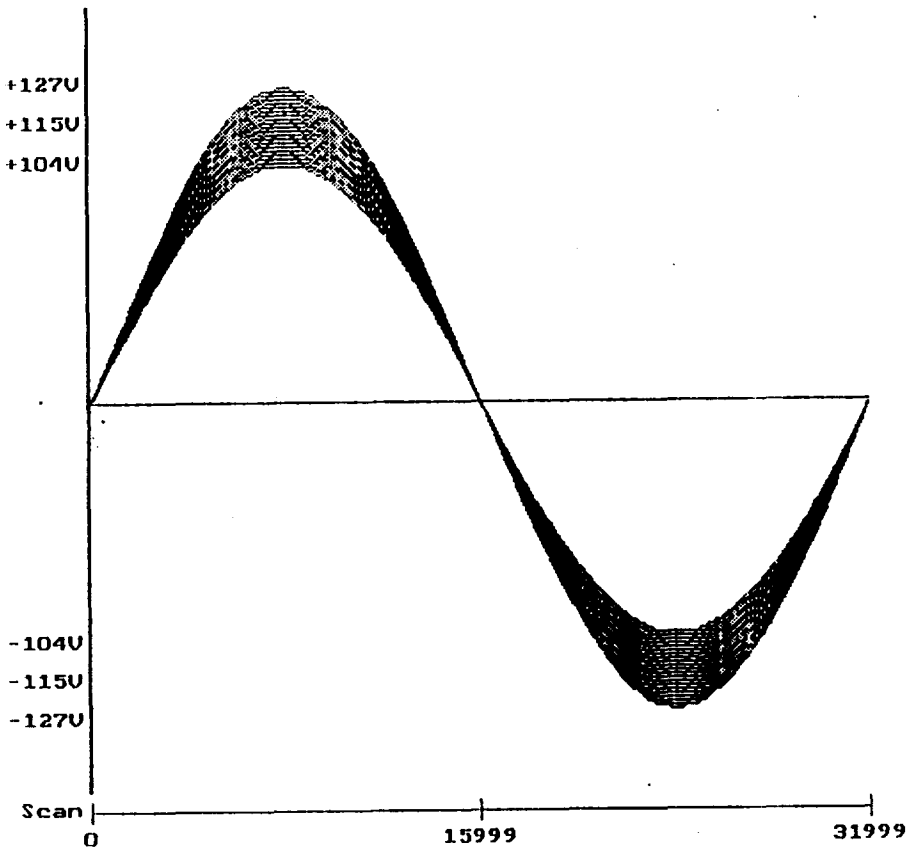


그림 10 Non-feed-back 출력파형

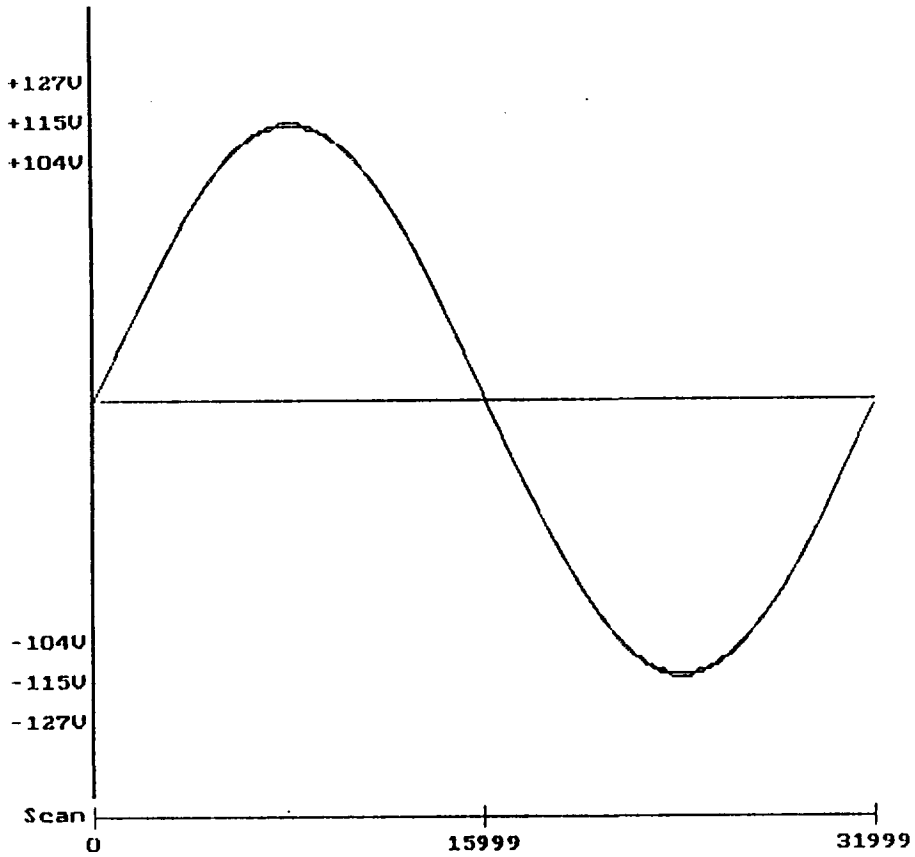


그림 11. 제안된 알고리즘에 의한 출력파형

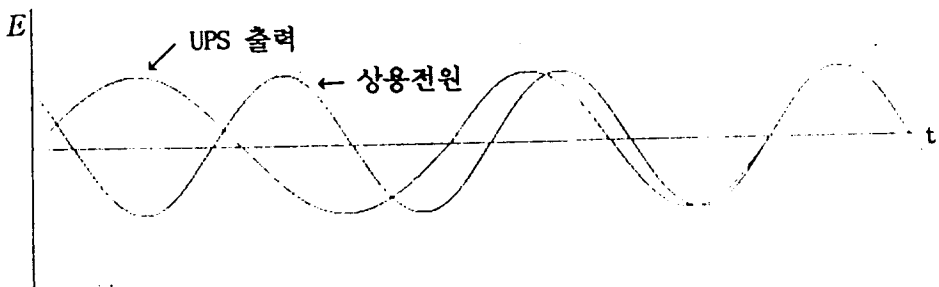


그림 12. 동기 추종상태

V. 결 론

제안된 알고리즘에 의한 이산화된 UPS에서의 제어 시스템에서 processor로는 80386 40Mhz를 장착한 IBM PC 호환 기종을 이용하여 simulation을 수행하였던바 출력 기준 전압 115V를 중심으로 $\pm 1V$ 이내에서 충실히 작동하였으며 phase sync.에서는 16π 이내에서 정확하게 추종함을 알 수 있었다.

기존의 제어방법인 analog회로에 의한 PWM이나 phase sync. 추종보다도 빠른 시간내에 동기가 이루어짐을 알 수 있었으며 한가지의 PWM data를 기준으로 정현적인 출력을 발생시키고 진폭을 제어하기 위하여 center tap 방식을 응용하였던 방식이나 analog 회로와 digital이나 micro-processor를 사용한 이중 구조적인 방식에 비교하면 무게와 부피 및 원가 절감면과 생산 당시부터 발생하는 제품의 불균일에서 발생하는 신뢰성과 안정성에서 보다 더 유리한 잇점을 갖는다고 사료된다.

제안된 알고리즘에 의한 방법을 이용하면 analog회로를 충분히 제거하고 digital 회로와 processor에 의해 제어와 구현이 가능하다고 사료되며 추후 과제로는 각종 부하와 추종하여야 할 상용전원의 질이 고르지 못하므로 출력 주파수가 변동하는 등의 각종 상황 변동에 따른 응답특성을 조사하여 data-base를 구축하고 전문가 시스템으로 발전시키면 생산적인 입장에서 보면 조정점을 극소화할 수 있어 제품의 균일화를 꾀할 수 있을 뿐만 아니라 control program만을 수정하게 되므로 응용면에서 보다 더 유연성을 부여할 수 있다고 사료된다.

참고문헌

1. 박해암, 김대곤, 백형래; UPS의 자기진단 기능을 위한 제어 알고리즘 설계, 대한전기학회 하계학술대회 논문지(B), (1993)761-763
2. 최규하, 박해암, 백형래; 마이크로 프로세서를 이용한 인버터 콘트롤 및 정보장치, 위탁연구결과보고서, 보영전자주식회사, (1993)
3. 김대곤, 박해암, 백형래; 이산제어에 의한 UPS의 제어 알고리즘, 전력전자연구회 학술논문지, (1994)
4. 남문현; 자동제어 시스템, 자유아카데미, 53-58(1985)
5. 市村和志; インバータニ PWM 制御, 日本國電氣學會 論文誌, Vol.50, NO.13, 53-58(1982)
6. H.S.Black; Modulation Theory, Van Nostran Reinhold, Chap.14, Chap.17, (1953)
7. 나동주; 정현차 펄스폭 변조 인버터의 특성에 관한 연구, 건국대학교 대학원 석사학위 논문, (1984)
8. Y.Murai, T.Watanabe, and H.Iwasaki; Waveform distortion and correction circuit for PWM inverters with switching lag-times, *IEEE Trans.*

- Industry Appl.*, Vol.1A-23, No.5, 881-886(1987)
9. 박해암, 이성길; 펄스폭변조에 의한 무정전 전원장치에 관한 연구, 광주보건전문대학논문집 제14집, 154-159(1989)
 10. P.D.Ziogas; Optimum Voltage and Harmonic Control PWM Techniques for Three-Phase Static UPS system, *IEEE Trans. Ind. Appl.*, IA-16, 542-546 (1980)
 11. Frede Blaabjerg, John K. Pedersen, and Paul Thogersen; Improved modulation technique for PWM-VSI drives, in *proceedings of IECON*, 1187- 1192(1993)
 12. D.S. Oh, K.W. Cho, and M.J. Youn; A discretized current control technique with delay input voltage feedback for a voltage-fed PWM inverter, *IEEE Trans. Power Electr.*, vol. 7, No. 2, 364-372(1992)

A study of UPS control algorithm with discrete control for low distortion and phase synchronous

Park, Hae-am
*Dept. of Computer & Information Processing
Kwangju Health College*
Cho, Jung-rae
*Dept. of Computer Science and Statistics
Chosun University, Graduate School*

> Abstract <

Recently UPS(Uninterruptible Power Supply) systems are widely used in a variety of fields as a highly reliable power source.

But most of an UPS has a dual structure using analog circuits, digital or micro-processor for PWM and phase synchronous controller.

We present algorithm and technique using a discrete control even amplitude and synchronous for an UPS in this paper.

The proposed system in this paper is composed of a ROM, an A/D converter, a CTC, and a control S/W.

The amplitude controller consists of the ROM written modulation index from 0.75 to 0.99 of the PWM data and the A/D converter as an error voltage detector.

A timer and counter mode of the CTC is used as a controller for a phase synchronous.

We have simulated the algorithm and technique by using an IBM PC/386(40MHz) as a controller, and have obtained the lower distortion and the fast response on synchronous driving as a result.

From this result, we recognized that the proposed algorithm and technique is able to apply for an UPS system using only discrete control.

This has an advantage in a manufacturing system, because it is able to be used at a flexible and widely applicative operation range by an adjusting a control program.